

LoRa 無線搭載コア基板開発とプリント基板設計ノウハウ

○豊田 朋範^{a)}、千葉 寿^{b)}、古舘 守通^{b)}、藤崎 聡美^{b)}、木村 和典^{a)}

^{a)} 分子科学研究所 技術推進部、^{b)} 岩手大学技術部 理工学系技術部

1. はじめに

分子科学研究所と岩手大学の技術職員による共同開発の過程で、2019年度に LoRa(Long Range)無線搭載コア基板(以下「コア基板」)V1 を開発した^[1]。コア基板 V1 は、我々が出願した特許^{[2][3][4]}に基づき、防災ラジオと接続して起動トリガ信号を広範囲に伝達することを想定して、サイズとコネクタ位置を厳密に規定した上で開発した。共同開発の進展により、防災システムや汎用一斉警報通知システム(WAN-WAN)では専用の回路とプリント基板を開発することになったが、FFU 制御ユニット^[5]など分子科学研究所C棟クリーンルームにおけるコア基板の需要はむしろ高まった。そこで防災システムや WAN-WAN を対象にした I/O ピンやコネクタの制限を取り除き、すべての I/O を使用できる新型コア基板の開発に着手した。

2024年11月に(1)ARMマイコンのすべてのI/Oピンを引き出して Pmod インターフェースに接続する(2)従来の Pmod インターフェースは位置・形状共に完全互換を維持する一の2項目をコンセプトとするコア基板 V2 の設計が完了し、12月に製造が完了した。本稿ではコア基板 V2 の概要と V1 とを比較しつつ、量産を前提とし、かつ設計条件が厳しいプリント基板設計のノウハウについて報告する。

2. 開発したコア基板 V2 の概要

開発したコア基板 V2 と、コア基板 V1 と比較した写真を図1に示す。

コア基板 V1 との互換性も重視したため、コア基板 V2 では ARM マイコン LPC1114FBD48/302(NXP 社)と LoRa 無線モジュール ES920LRA1(EASEL 社)を引き続き採用した。また、プリント基板のサイズと形状は、コア基板 V1 と同一であり、組み込み時の互換性を確保した。

コア基板 V2 では、防災ラジオに接続するためのイヤホンジャックや DC ジャック、電源切り替え用の周辺回路をすべて削除した。一方、コア基板 V1 で

搭載した4系統の Pmod インターフェース、すなわち SPI(Serial Peripheral Interface)×1、I²C(Inter IC)×1、GPIO(General Purpose Input / Output)×2 と、LoRa 無線モジュールとの通信に用いる UART(Universal Asynchronous Receiver & Transmitter)並びに ARM マイコン用 ISP(In System Programming)端子は位置、形状共にすべて維持し、ARM マイコンの他の I/O ピンをすべて6ピンタイプの Pmod インターフェースに接続した。このため、Pmod インターフェースは5つ追加された。

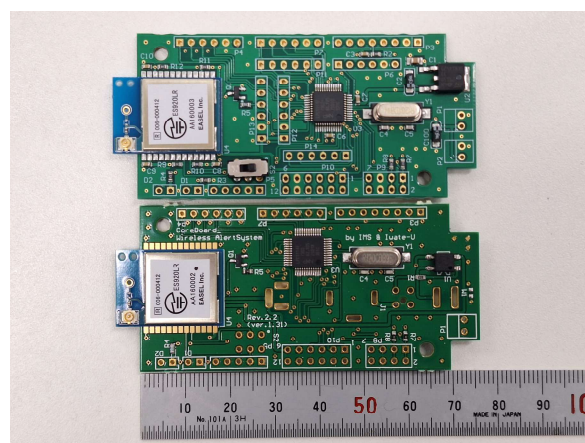


図1：開発したコア基板 V2(上)と V1(下)との比較(表面)

3. 量産前提かつ設計条件が厳しいプリント基板設計のノウハウ

コア基板は V1 で ISP や各種インターフェースの接続を確認できたため、V2 は V1 における反省や教訓を反映し、更にこれまでの開発で得たノウハウを投入した。本稿では特に量産を前提とする開発や、厳しい設計条件がある開発に必要なと思われる3項目に絞って報告する。

3.1 部品を片側(表面)に集約する

量産においては、クリームはんだを印刷したプリント基板の所定の位置に実装機で部品を搭載し、ヒーターで短時間加熱してクリームはんだを溶融させ、冷却して部品を固定する(リフロー)ことで実装

する。両面に部品がある場合、一度リフローまで通したうえでプリント基板を裏返し、再度クリームはんだ印刷から実施する必要がある。また、クリームはんだの印刷場所を限定するための金属板(メタルマスク)も表裏で1枚ずつ必要であり、実装コストは倍増する。ICメーカーの各種評価ボードでは部品が片面のみであることは、その証左である。

コア基板 V1 と V2 の裏面を図 2 に示す。V1 では、裏面に電圧レギュレータと複数のコンデンサが配置されているが、V2 では裏面に部品を配置していない。

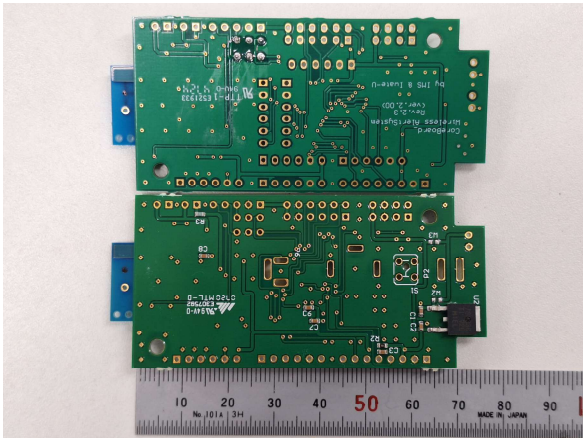


図 2 : 開発したコア基板 V2(上)と V1(下)との比較(裏面)

部品を片側(表面)に集約するメリットは、実装コストの低減だけではない。裏面に部品を配置しないことで、GND の面積を広く取ることが容易になる。これにより、後述の「GND ピンの近くに GND スルーホールを配置して GND の電位差を低減する」ことがより容易になり、回路の信頼性向上に繋がる。

3.2 多層基板の採用の前にスルーホールと配線幅で解決することを優先する

プリント基板の部品や配線の密度が高まると、多層基板の採用が浮上してくる。しかしながら、多層基板は工程が複雑であるため、層数が増えると価格が上昇する^[6]。また、内層のパターンを目視できない、内層配線を修正できないといったデメリットもある^[7]。多層基板の導入の前に、スルーホールの穴径や配線幅を絞り、コネクタなどの比較的大きなスルーホールを、円から楕円に変更して複数の配線を通す(図 3)など、可能な限り両面基板での設計を試みることで、製造コストを削減できる。

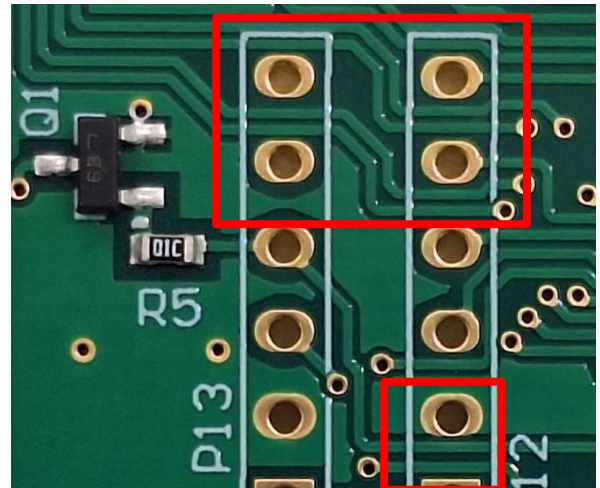
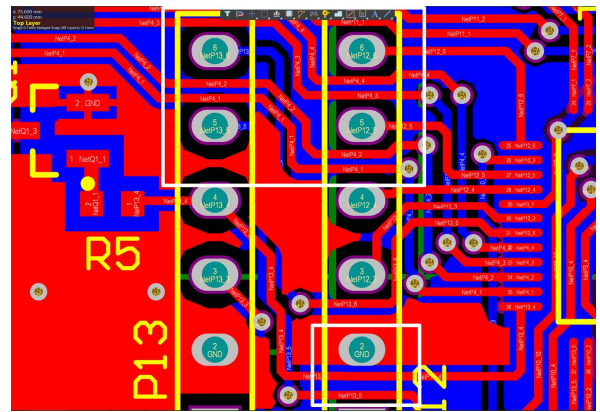


図 3 : コネクタのスルーホールの形状変更で複数の配線を通した例

上 : CAD 図面(白枠) 下 : プリント基板(赤枠)

3.3 業界標準の製造ルールを知り、プリント基板設計の基本を踏まえる

2024 年 12 月現在、プリント基板製造企業におけるスルーホールの最小穴径/パッド径は 0.3mm/0.6mm、配線の最小幅並びに配線間の最小間隔は 0.127mm である^[8]。これより小さいスルーホールや細い配線は製造コストを増加させるばかりか、製造不能とされる恐れがある。また、プリント基板を製造できたとしても、必要な仕様を満たさなければ無意味である。

配線は太く短くすることで配線のインピーダンスを低減する、デカップリングコンデンサを極力電源ピン近くに配置する(図4)、部品のGNDピンの近くにGNDスルーホールを配置する(図5)、GNDスルーホールを極力多く配置してGNDの電位差を低減するといったプリント基板設計の基本を踏まえることで、確実に動作するプリント基板実現に近づくことが出来る。



図4：マイコンにおける電源デカップリングコンデンサの配置状況

4. おわりにーコア基板の未来、プリント基板設計技術の獲得と継承ー

コア基板 V1 で搭載した Pmod インターフェースと通信用 UART 並びに ISP 端子は互換性を堅持しつつ、ARM マイコンのすべての I/O ピンを引き出して Pmod インターフェースに接続したコア基板 V2 を設計し、製造が完了した。コア基板 V2 を用いて差圧計測ユニット V2 やマスターユニット V2、WAN-WAN の通信延長ユニットの開発を計画している。

大学・研究機関における電子回路は試作評価を繰り返すことが多く、量産することは少ない。しかしながら、所属を超えた共同開発や獲得した知的財産の活用では、量産を必要とされることが多い。量産前提のプリント基板設計はプリント基板加工機で製造するものとは異なるノウハウが必要である。獲得した設計技術やノウハウを様々な形で公開することで、散逸しやすい電子回路/プリント基板設計の技術継承に繋がると考える。

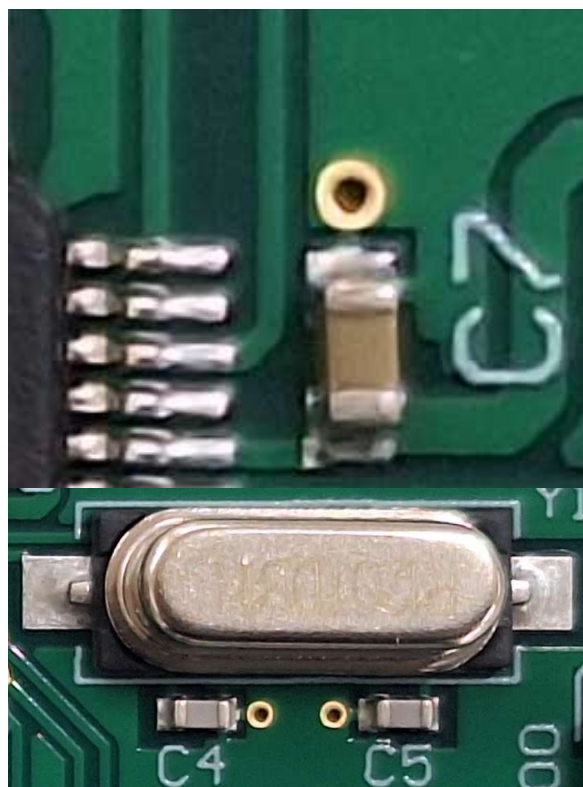


図5：部品のGNDピン近くにGNDスルーホールを配置する

参考・引用文献・特許情報

- [1] 豊田朋範「一斉警報通知システムの開発」、Annual Report2019 p28-29
- [2] 特許第 6954530 号「警報連動型防災システム」千葉寿、豊田朋範、古舘守通、藤崎聡美
- [3] 特許第 7170260 号「緊急防災ドッキングステーション」千葉寿、豊田朋範、古舘守通、藤崎聡美
- [4] 特許第 7341426 号「通知システム、通知システムにおける制御装置、及び通知システムにおける制御方法」千葉寿、豊田朋範、古舘守通、藤崎聡美
- [5] 豊田朋範「クリーンルーム統合制御システムの開発ーFFU 制御ユニットとトラブル対策ー」、Annual Report2020、p24-25
- [6] たとえば「多層基板の価格設定について」富士プリント工業株式会社、
<https://www.fujiprint.com/%E5%A4%9A%E5%B1%A4%E5%9F%BA%E6%9D%BF%E3%81%AE%E4%BE%A1%E6%A0%BC%E8%A8%AD%E5%AE%9A%E3%81%AB%E3%81%A4%E3%81%84%E3%81%A6/>

- [7] たとえば「多層基板とは？特徴やメリットを解説」
アナログ回路・基板 設計製作.com、
<https://analogpcb.com/column/698/>
- [8] リジット基板製造基準書 2023/12/26 版 株式会社
ピーバンドットコム

謝辞

コア基板 V1 の開発は、2019 年度自然科学研究機構産学連携支援事業(課題名:「一斉警報通知システム」構想の実現に向けた社会実験)の、コア基板 V2 の開発は 2024 年度渡辺所長奨励研究費の助成を受けて行われた。

FFU 制御ユニットなどコア基板を用いた各種測定・制御機器の開発・設置においては、山本浩史教授(分子科学研究所)、松尾純一氏、近藤聖彦氏、高田紀子氏、木村幸代氏、石川晶子氏(以上、分子科学研究所装置開発室)の協力を得た。ここに深い感謝の意を表す。